

1/5/1

DIALOG(R)File 351:Derwent WPI

(c) 2006 The Thomson Corporation. All rts. reserv.

0010952916 - Drawing available

WPI ACC NO: 2001-576014/

XRAM Acc No: C2001-171481

**Method for planarizing insulation layer of semiconductor element**

Patent Assignee: HYUNDAI MICROELECTRONICS CO LTD (HYUN-N); HYUNDAI

MICROSEMICON CO LTD (HYUN-N)

Inventor: CHANG C G; JANG C G

**Patent Family** (2 patents, 1 countries)

Patent Number	Kind	Date	Application Number	Kind	Date	Update
KR 2001008843	A	20010205	KR 199926872	A	19990705	200165 B
KR 311495	B	20011018	KR 199926872	A	19990705	200234 E

Priority Applications (no., kind, date): KR 199926872 A 19990705

**Patent Details**

Number	Kind	Lan	Pg	Dwg	Filing Notes
KR 2001008843	A	KO	1	10	
KR 311495	B	KO			Previously issued patent KR 2001008843

**Alerting Abstract** KR A

NOVELTY - A method for planarizing an insulation layer of a semiconductor element is provided to form an insulation layer having a high evenness on a total wafer surface, irrespective of an integration degree of a lower pattern.

DESCRIPTION - A semiconductor wafer includes a first pattern part(32a) of a high integration degree and a second pattern part(32b) of a low integration degree. An insulation layer(33) is deposited on a semiconductor wafer(31) having the first and second pattern parts. A photoresist pattern mask is formed to both sides of a curved part of the insulation layer. a curved part of the insulation layer is etched by using the photoresist pattern mask. The photoresist pattern mask is removed. The insulation layer is CMP-polished at the same pressure, and thus the insulation layer is planarized. Thereby, an even insulation layer is formed on a semiconductor wafer irrespective of the lower pattern's integration degree.

**Title Terms** /Index Terms/Additional Words: METHOD; INSULATE; LAYER; SEMICONDUCTOR; ELEMENT

특 2001-0088443

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)(51) Int. Cl.<sup>7</sup>  
H01L 27/146(11) 공개번호 특2001-0088443  
(43) 공개일자 2001년09월26일

(21) 출원번호	10-2001-0011711
(22) 출원일자	2001년03월07일
(30) 우선권주장	2000-62542 2000년03월07일 일본(JP)
(71) 출원인	사프 가부시키가이샤 미치다 가즈히코
(72) 발명자	일본 오사카주 오사카시 아베노구 나가미제조 22방 22고 나가타히사시 일본 나라630-8036 나라시조조비타1조메 30-3-에이102 미즈이요시히로 일본 나라634-0007 카시하라시쿠즈모토토 494-16
(74) 대리인	백덕열, 이태희

심사항구 : 있음(54) 이미지 센서 및 그의 제조방법요약

특정 절연기판상에 주사선 및 스위칭 소자의 게이트 전극을 형성하고, 게이트 절연막, 반도체층, 소스 전극 및 드레인 전극으로 되는  $n^+$ -Si층을 각각 적층한다. 상기 구성용 패턴닝 후, 유전체층을 형성하고 콘택트 코어 상층하는 부분을 에칭에 의해 제거하고 감광성 수지를 도포하여 충전절연막을 형성한다. 이어, 화소전극으로부터 투명전극을 스위칭 소자소장으로까지 연속시키며, 그위에 변환층 및 전극으로할 금속층을 증착한다. 상기 구성에서, 충전절연막에 의해서 화소전극과 신호선 사이의 용량증가를 억제할 수 있고 또 투명전극이 상부 게이트로 작용하여 과잉전하를 방출한다. 그 결과, 화소전극과 신호선 사이의 용량증가를 억제하면서 더할 게이트 구조에 의해 과잉 전하의 방출을 효과적으로 실시할 수 있다.

도표도도 2발명사도면의 간단한 설명

- 도 1은 본 발명의 제1 실시예에 따른 이미지 센서를 도시하는 정면도,
- 도 2는 도 1의 이미지 센서의 B-B선을 따라 취한 부분의 단면도,
- 도 3은 본 발명의 다른 실시예에 따른 이미지 센서의 단면도,
- 도 4는 본 발명의 다른 실시예에 따른 이미지 센서의 단면도,
- 도 5는 상기 도 4의 구성으로부터 유전체층을 제외한 이미지 센서의 단면도,
- 도 6은 용량기술의 액티브 매트릭스 기판을 채용한 이미지 센서의 단면도,
- 도 7은 다른 종래 기술의 이미지 센서의 개략적 구조를 도시하는 단면도,
- 도 8은 이미지 센서의 개략적 구조를 도시하는 단면도,
- 도 9는 다른 이미지 센서의 개략적 구조를 도시하는 단면도.

도면의 상세한 설명발명의 목적발명에 속하는 기술분야 및 그 분야의 종래기술

본 발명은 칼리나, X-선 등의 입사전자빔을 전하로 변환하여 순차 독출함으로써 이미지 신호를 출력하는 이미지 센서 및 그의 제조방법에 관한 것이다.

액티브 표시장치 등에 사용되는 공지된 액티브 매트릭스 기판은 매트릭스 형태로 배치된 복수의 게

별적으로 구동되는 화소전극 및 각 화소전극에 대해 제2종 TFT(액막 트랜지스터)와 같은 스위칭 소자를 포함한다. 이러한 액티브 매트릭스 기판을 채용하는 액티브 표시장치에서는 스위칭 소자를 주사선에 의해 서로 순차 선택하여, 상기 스위칭 소자를 통하여 신호선의 전위를 각 화소전극에 시접하는 것에 의해 화상 표시가 실현되고 있다.

상술한 액티브 매트릭스 기판을 이미지 센서로 사용할 수 있다. 액티브 매트릭스 기판을 채용하는 공지 이미지 센서의 예는 액티브 매트릭스 기판의 상층부에, 상기 광입자 X선 등의 입사전자를 직접 전적으로 전하로 변환하는 변환층을 형성하고, 그 변환층으로부터 발생한 전하를 감전선에서 화소 용량에 저장하며, 상기 화소 용량으로부터 전하를 순차 독출하는 유형의 이미지 센서가 있다. 예컨대 이미징 시스템 특허공보 212458/1992 (특개평 4-212458호)(1992년 8월 4일 공개)에는 변환층에서 생성된 전하는 보조 용량에 저장되고 피사체의 형태에 따라서 전하 형태와 각 화소에 4배전(전위(40V))이 분포되는 유형의 이미지 센서가 개시되어 있다. 상술한 액티브 표시장치의 경우와 마찬가지로, 순차적으로 주사선을 순차하는 것에 의해 주사선에 있어서 선택된 화소가 부여되는 4배전(4배전) 스위칭 소자를 통하여 신호선으로 독출되며, 상기 신호선의 단부에 제공된 오프셋라인 증폭기와 같은 회로로부터 상기 이미지 센서에 투영된 피사체상이 독출된다.

상기 예시한 센서의 전구적인 액티브 매트릭스 기판은 상기 보조용량의 크거나 스위칭 소자의 시정수(time constant)를 이미지 센서용에 적당하게 조정하는 것으로도 액티브표시장치의 제조방법에 의해 상기 센서의 제조방법으로 이용될 수 있기 때문에, 새로운 설계 투자들을 필요로 하지 않고 영리로 제조할 수 있다.

도 6은 액티브 매트릭스 기판을 이용한 기본적인 이미지 센서의 공지 구조예를 개시하는 단면도이다. 도 6에 도시된 구조는 영, 이케다 말법에 의한 AM-LCD '99 "Real-time Imaging Flat Panel X-Ray Detector"에 개시되어 있다. 도 6에 도시된 바와 같이, 상기 센서의 액티브 매트릭스 기판은 투영 절연막(55)상에 스위칭 소자(51)를 형성하고 그위에 변환층(56) 및 금속층(57) 순으로 증착하는 것에 의해 제조된다. 스위칭 소자(51)는 투영 절연막(55)상에 게이트 전극(56), 보조용량 전극(도시되지 않음), 게이트 절연막(57), 반도체층(58), 드레인 전극으로 패턴화된 n-Si 층(59), 소스 신호선으로 금속층(60)과 투영 절연막(61) 및 보조층(62)을 순차 형성하는 것에 의해 형성되며, 이방개입으로 이미지 센서의 기판을 형성하게 된다. 변환층(56)은 X선을 전하로 변환하기 위해 제조된다. 금속층(57)은 전압을 변화시키는 (65)에 2차원 배 배를하기 위한 전극으로 패턴된다. 상기 구조에서, 투영 도막(61)은 변환층(56)에서 변환된 전하를 저장하기 위한 화소전극으로 패턴된다.

상기 이미지 센서에서는, 전하가 화소전극에 인가되는 역전지시점과 대조적으로 각 화소전극으로 부터 전하를 독출한다. 따라서, 일정 주기의 정상적인 독출이 고정이나 신호 독출 포로기에서, 불합 등으로 인하여 실시되지 않는 경우에는 예상되는 큰 전하가 화소전극에 저장되게되고, 이렇게 생긴 고전압은 액티브 매트릭스 기판에 대해서 손상을 유발할 수 있다. 이러한 문제는 1996년에 발한 'Characteristics of dual-gate thin film transistors for applications in digital radiology' (NRC '96) in "Can. J. Phys.(Suppl.) 74"에 논의되어 있고 또한 이러한 문제에 대한 해결책으로서 상기 구조가 제안되어 있다. 즉, 화소전극을 스위칭 소자상으로 대신하여 화소전극이 디플 게이트 트랜지스터의 함몰의 게이트 전극으로서는 작동하도록하고, 소정 설계 전압 또는 그 이상에서 트랜지스터를 ON 상태로 스위칭하여 과잉 전하가 방출되도록 하는 구조가 제안되어 있다.

상술한 문제를 해결하는데 있어서 특히 효과적인 이미지 센서의 구조는 도 7에 상세히 설명되어 있다. 도 7에 도시된 바와 같이, 소스 라인(71)과는 다른 층에 화소전극(72)을 배치하여 이를 양쪽의 상기 라인(71)과 연결한다. 이 때문에 트랜지스터(74)의 채널부(74)를 화소전극(72)이 차지하도록 할 수 있는 소위 배스 구조의 이미지 센서가 제안되어 있다. 도 7에서, 참조번호 75는 게이트 전극이고, 76은 드레인 전극이며, 77은 보조용량이고, 78은 변환층이고 도 79는 반도체층이다.

도 7에 도시된 Waechter 일명에 의한 상기 구조는 화소전극(72)에서 고전압 보호에 효과적이다. 그러나, 화소전극(72)의 크기는 상기 도 6에 도시된 바와 같은 종래의 액티브 매트릭스 기판 정도 밖에 되지 않을 수 있는 문제가 있다. 즉, 일반적으로, 화소전극(72)이 차지하는 비율이 필수적 변환층(72)에서 발생한 전하를 효율적으로 화소전극(72)에 수집할 수 있다. 그렇지만, 종래의 액티브 매트릭스 기판에서 용되는 경우에는 정전적으로 소스 배스 라인으로부터 간격을 두고 화소전극을 배치하기 때문에 한계가 생긴다.

소스 라인(71)과 화소전극(72) 사이에 절연막(73)이 형성되어 있는 도 7의 상기 구조에서는, 화소전극(72)은 이들 사이의 절연막을 유지하면서 소스 라인(71)상에 형성될 수 있다. 예컨대에서는 절연막(72)과 소스 라인(71)사이에서 생성되고 도 소스 라인(71)의 전체 용량은 상기 신호 회로층으로 불릴 용기하고 독출 신호의 전압이 증가하여 신호 및 전압(S/N) 비의 제어를 초월한다. 이 때 화소전극(72) 구조는 화소전극(72)의 크기에 있어서 종래의 액티브 매트릭스 기판으로부터 현저한 개선을 제공할 수 있다.

즉, X선 이미지 센서에서는 화소용량을 크게 잡고 있는 경우가 많기 때문에, 화소전극(72)과 소스 라인(71)간의 용량은 크므로 소스 라인(71)의 부하를 한다. 한편, 일반적으로, 신호 독출 증폭기에서 발생한 내재 잡음은 상기 소스 라인(71)의 용량과 관련하여 배를 가지는 게인(gain)으로 증폭되기 때문에, 상기 내재 잡음을 감소시키기 위해 상기 소스 라인(71)의 용량을 감소시키는 것이 중요하다.

또한, 상기 소스 라인(71)의 용량증가는 X선 조사 부분의 이미지에 대항한 화소전극의 변동에 의해서, 화소전극(72)과 소스 라인(71)간의 용량(Cap) (1 화소당)에 대항한 소스 라인(71)의 전위 변동을 유발하는 문제가 있다. 예를들면, 어떤 주사선이 선택되어, 소스 라인(71)을 통하여 신호 독출을 실시한 경우에도 다른 화소전극에서는 전하가 계속 저장되고 있고 소스 라인(71)에는 이것과 역전지된 용량(Cap)에 비례한 전하가 계속 저장되게된다. 화소전극과 소스 라인(71)에 저장된 전하량은 각각 채널의 이미지에 따라서 각각 상이하기 때문에 신호를 독출하는 순간에 소스 라인(71)과 평행한 방향의 화상 소자의 용량을 받아 소위 크로스 토크가 발생한다.

상기 소스 라인(71)의 용량을 감소시키기 위해서는, 예컨대 더블류, 덴보어 에 의해 1998년 발행된 'Similarities between TFI Arrays for Direct-Conversion X-Ray Sensors and High-Aperture AMCCDs' (SID 98 DIGEST)에 제시된 바와 같이 감광성 수지로 제조된 용간절연막을 채용한 이미지 센서가 제안되어 있다.

그러나 상기 더불어, 연보어 일행은 더블 거이트 구조에 관해서는 기지한 바 없다.

불명이 어루고자 하는 기술적 존재

본 발명의 주된 목적은 화소전극과 신호선간의 용량중가를 억제하면서 전하를 효과적으로 방출할 수 있는 다층 게이트 구조의 이미지 센서를 제공하는 것이다.

## 별명의 구심 및 적용

상술한 목적을 달성하기 위하여, 본 발명의 이미지 센서는,

입사전자파를 전하로 변환하는 변환부와,

상기 변환부에 의해서 생성된 전하를 저장하는 화소전극과,

상기 화소전극으로부터의 전하의 독출을 제어하는 스위칭 소자와,

상기 관 하수전극의 하부에 형성된, 유기막으로 이루어진 촉각절연막과,

상기 화소전극과 전기적으로 접속되며, 상기 화소전극으로부터 상기 스위칭 소자의 상층까지 연  
신된 도체막과,

상기 스위칭 소자와 도전막 사이에 형성된 음전체층을 포함하는 것을 특징으로하고 있다.

상기 구절에 의하면, 우선 액티브 매트릭스 가판에서 주사선, 신호선과 화소전극 사이에 충전질 분포된다. 따라서, 상기 신호선에 대하여 화소전극을 중첩시킬 수 있다. 그 결과, 개구율의 향상, 주사선에 가인한 전계를 차단하는 것에 의해 편광층의 동작 불량을 억제하는 효과를 얻을 수 있다.

또한, 유전율이 낮은 유기막을 두껍게 형성하는 것이 용이하기 때문에, 최소전극과 소스 전호선 사이의 절연층을 쉽게 위치할 수 있다. 따라서, 상기 소스 전호선의 융합층기에 의한 잡음의 증가가 억제되어 S/N 비의 향상을 꾀할 수 있다. 또한 절연의 색상 표시 장치의 제조 공정을 변경하는 없이도 액티브 매트릭스 기판 부분을 절전할 수 있기 때문에, 새로운 설비 투자 등을 필요로 하지 않는다.

다독이, 상기 스위칭 소자의 상부에 상기 화소전극으로부터 도전막을 연신하고 있기 때문에, 고장이나 신호 등을 프로그램의 불량 등으로 인하여 정상적인 특성이 실현되지 않는 경우 등, 예상의 문제점이 화소전극과 개장되는 경우라도, 소정 임계 전압 미달에서 스위칭 소자가 ON 상태로 되어 전하가 불확정적으로 스위칭 소자가 파괴되는 것을 방지할 수 있다.

또한, 스위칭 소자와 도전막 시미에 유전체층을 형성함으로써 소정 임계 전압 이상에서 트랜지스터가 ON 상태로 되는 특성은 도전막과 스위칭 소자 시미에 형성된 유전체층의 막두께와 유전율에 의해 좌우된다. 따라서 상기 특성은 종가절연막과는 독립하여 결정할 수 있다. 즉, 적외선 광검출기 발광특성을 유지하면서, 화소전극과 소스 신호선 시미의 정전용량을 4배 억제할 수 있어 S/N 비를 향상시킬 수 있다.

또한, 상기 구성에 있어서, 상기 스위칭 소자의 상부 영역에서는, 상기 도전막과 상기 유전체층 사이에 상기 출간절연막은 존재하지 않고, 상기 도전막은 상기 유전체층과 접촉하고 있는 구성으로 배치될 수 있다.

상기 구성에 있어서, 상기 스위칭 소자는, 더들 게이트 트랜지스터이고, 상기 도전막은 상기 더들 게이트 트랜지스터의 한쪽의 게이트 전극으로서 동작하는 구성으로 배치될 수 있다.

또한, 상기 스위칭 소자는 그의 채널영역을 포함하여 상기 유전체층에 의해서 피복되어 있고,

상기 도전막은 화소전극으로부터 상기 스위칭 소자의 채널영역을 포함하는 상부 영역까지 연속되

상기 스위칭 소자의 상부 영역에서는, 상기 도전막이 상기 중간절연막을 협지하지 않고 상기 유전체층과 접촉되는 구성으로 배치될 수 있다.

또한, 상기 구성에 있어서, 상기 화소전극에는 정전하가 저장되고, 상기 스위칭 소자는 정비이어 스 전압의 인가에 의해 도통하는 구성일 수 있다.

또한, 상기 구성에 있어서, 상기 화소전극에는 음전하가 저장되고, 상기 스위칭 소자는 부비머스 접합의 미가에 의해 도통하는 구성일 수 있다.

또한, 삼기 구성에 있어서, 삼기 스위칭 소자의 상부 영역에서 삼기 유전체층과 도전막 사이에 삼기 추가전역망을 형성하는 구성일 수 있다.

삼기 구성에 의하면, 역터는 패트릭스 기판중에 가장 요철이 심한 스위칭 소자의 상부 영역에 우전체를 뿜아 내어 삼기 용액으로 이루어지는 순간열화반이 형성된다. 따라서, 이 구성에 의하면, 삼기 유체층을 형성하는 것은 완전하게 불충족할 수 없는 삼기 요철을 충분히 불충족할 수 있다. 삼기 구조에서, 불완전 제초된 번화층을 채용하더라도, 삼기 요철에 기반한 결함화를 억제할 수 있어 안정한 구조하에서 막을 형성할 수 있다.

또한, 상기 출간절연막은 적어도 상기 스위칭 소자의 상부기층 출간 절연막의 나머지 부분보다 얇게 형성되도록 구조화될 수 있다.

상기 구성에 의하면, 과잉접합의 발품특성은 화소전극으로부터 연신된 도전막과 스위칭 소자 사이 부분의 출간절연막의 막두께와 유전율에 의하여 좌우된다. 따라서, 화소전극과 소스 신호선 사이의 정전용량을 형성하는 부분의 출간절연막과는 독립하여 상기 특성을 설정할 수가 있다. 즉, 적당한 과잉접합 발품특성을 유지하면서, S/N 비를 향상시킬 수 있다.

상기 구성에서 상기 출간절연막은 상기 스위칭 소자의 적어도 채널영역에 해당하는 부분이 나머지 부분보다도 얇게 형성되도록 구조화될 수 있다.

상기 구성에 있어서, 상기 출간절연막으로서의 감광성 유기막을 사용할 수 있다.

상기 구성에 의하면, 매트릭 매트릭스 기판상에 가장 요철이 심한 스위칭 소자의 상부 영역에 유전체층 뿐만 아니라 감광성 유기막으로 제조된 출간절연막이 형성된다. 이러한 구조에서는, 유전체층만으로는 완전한 흡수할 수 없는 가시 영역의 요철에 충분히 흡수할 수 있다. 상기 구조에서는, 실제로 제조된 변형층을 채용하더라도 요철에 기반한 굴절률 역제할 수 있으므로 안정한 조건하에서 막을 형성할 수 있다.

상술한 목적을 달성하기 위하여,

복수의 화소전극에 의해 입사전자파를 전하로 변환하여, 화소전극으로부터 상기 전하를 스위칭 소자를 통하여 순차 독출하는 것에 의해 이미지 신호를 출력하는 다른 이미지 센서에 있어서,

상기 화소전극으로부터 상기 각 스위칭 소자의 상부까지 연신되도록 형성된 도전막과,

상기 각 화소전극 및 상기 도전막의 하부에 형성된 유기막으로 이루어진 출간절연막을 포함하는 상기 출간절연막은 상기 스위칭 소자의 상부기층 출간절연막의 나머지 부분보다도 얇게 형성되도록 구조화되는 것을 특징으로 하고 있다.

상기 구성에 의하면, 과잉접합 발품특성은 화소전극으로부터 연신된 도전막과 스위칭 소자 사이 부분의 출간절연막의 막두께와 유전율에 좌우되므로, 화소전극과 소스 신호선 사이의 정전용량을 형성하는 부분의 출간절연막과는 독립적으로 상기 특성을 설정할 수가 있다. 즉, 적당한 과잉접합 발품특성을 유지하면서, S/N 비를 향상시킬 수 있다.

상기 구성에 있어서, 상기 출간절연막은 상기 스위칭 소자의 적어도 채널영역에 해당하는 부분이 출간절연막의 나머지 부분보다도 얇게 형성되도록 배치될 수 있다.

상기 구성에 있어서, 상기 스위칭 소자의 채널영역은 상기 출간절연막과 접촉하게 배치될 수 있다.

상기 구성에 있어서, 상기 유전체층으로서 무기막을 사용할 수 있다.

또한, 상기 구성에 있어서, 상기 화소전극의 하부에는 무기막인 상기 유전체층과 유기막인 상기 출간절연막의 2층 구조가 형성되고,

상기 스위칭 소자의 상부 영역에는 상기 도전막과 상기 유전체층 사이에 상기 출간절연막은 존재하지 않고, 상기 도전막은 상기 유전체층과 접촉하고 있는 구성일 수 있다.

또한, 상기 구성에 있어서, 상기 화소전극에서 수집된 전하를 상기 스위칭 소자를 통하여 전달하는 신호선을 포함하고,

상기 출간절연막을 없지하여 상기 신호선과 상기 화소전극이 접촉하게 배치되는 구성일 수도 있다.

또한 본 발명의 이미지 센서의 제조방법은 상기 목적을 달성하기 위하여 절연기판상에 복수의 스위칭 소자, 복수의 주사선과 복수의 신호선을 형성하는 공정과,

복수의 스위칭 소자, 주사선 및 신호선의 상부 영역에 감광성 유기막으로 이루어진 출간절연층을 형성하는 공정과,

성성한 감광성 유기막을 노광 및 현상시키는 공정과,

상기 출간절연막상에 화소전극을 형성하는 공정과,

상기 화소전극상에 입사전자파를 전하로 변환하는 변환수단을 형성하는 공정을 포함하는 이미지 센서의 제조방법에 있어서,

상기 감광성 유기막에 대한 노광량은 상기 스위칭 소자상의 적어도 일부와 나머지 부분 사이에 실시하는 노광량과 서로 다른 것을 특징으로 한다.

상기 구성에 의하면, 출간절연막보다도 하부의 매트릭스 기판에 의한 요철이 상기 출간절연막에 있어서 적어도 상술한 입사 X-선을 전하로 변환하는 변환수단에서의 특성 불균형을 막을 수 있다. 또한, 감광성 수지를 사용하는 것에 의해 출간절연막이 다른 매질에서도 평탄한 단층상이 얻어지기 때문에, 변형수단에서의 특성불균형을 막을 수 있다. 또한, 소스 신호선과 증폭되도록 화소전극을 배치할 수가 있기 때문에, 화소전극이 차지하는 비율을 크게 할 수 있어, 변환수단에서 발생한 전하를 효율적으로 화소전극에서 수집할 수가 있다. 상기 구성에서는, 고정이나 신호 독출 프로그램의 불균형으로 정상적인 독출이 행하여지지 않는 경우 등, 여상과의 큰 전하가 화소전극에 저장된 경우라도, 소정 일계 변환 이상에서는 스위칭 소자가 매 샘플로 되어 전하가 발품되며, 스위칭 소자가 파괴되는 것을 막을 수 있다. 더구나, 앞말은 과잉접합 발품특성을 유지하면서, 화소전극과 소스 신호선 사이의 정전용량을 크게 억제할 수 있고, S/N

비율 향상시킬 수 있다.

이하에 기재한 상세한 설명과 첨부한 도면을 참조하면 본 발명의 실질과 이점을 충분히 알 수 있을 것이다.

우선, 화소전극과 소스 신호선을 중첩하여 배치한 이미지 센서에 관해서 설명한다.

상기 이미지 센서의 구조를 도 8에 도시한다. 도 8에서, 도 6에서와 동일한 작용을 하는 부재는 동일 참조번호를 붙인다.

상기 이미지 센서에서, 투명 도전막(61)상에 보호막(62)이 형성되면, 보호막(62)의 콘택트 홀(63)을 상응하는 부재에 의해 위에서 제1인 다음 감광성 수지를 스퍼트 도포법에 의해 도포하여 솔라셀 막(63)을 형성한다. 그후, 상기 콘택트 홀(66)에 투상의 사전 공정에 의해 형성되면, 솔라셀 막(63)상에 형성된 화소전극(64)은 콘택트 홀(66)을 통하여 소위형 소자(51)의 드레인 전극에 접속된다.

이와 같이 형성된 액티브 매트릭스 기판에서는, 주사선과 신호선 사이에는 솔라셀 막(63)이 형성되어 있기 때문에, 상기 신호선위로 화소전극(64)을 중첩시킬 수 있다. 상술한 구조에 의해, 게이트의 형성률도 높일 수 있다. 또한 신호선과 주사선으로부터 발생된 전계로부터 변형된(65)을 차단하는 것에 의해 변형률(66)의 동작 불량을 억제시킬 수 있다.

또한, 화소전극(64)은 소스 신호선과 겹쳐도록 배치되더라도, 유전율이 낮은 충분한 두께의 솔라셀 막(63)을 채용함으로써, 용량 증가와 S/N 비의 악화를 방지할 수 있다. 또한, 상기 도 8에 도시한 액티브 매트릭스 기판을 채용한 이미지 센서로부터 수집되는 신호량도 조금 더 큰 신호량을 수집할 수 있다.

또한, 상기 도 8의 구조에서는 상기 더블 게이트 구조를 채용하는 것에 의해, 도 9에 도시한 바와 같은 이미지 센서가 얻어진다. 도 9에서, 도 8에 도시된 것과 동일한 작용을 하는 부재는 동일한 참조번호를 붙인다. 도 9의 이미지 센서에서는, 솔라셀 막(63)을 통하여 화소전극(64)의 일면은 콘택트 투명 도전막(64a)이 상기 더블 게이트 구조의 하부에서 작용하게되며, 소위형 소자(51)가 약한 도통 상태로 되어, 과도한 전하를 소스 신호선으로 방출한다.

상술한 바와 같이, 고정이나 신호 독출 프로그램의 불량 등으로 정성적인 독출이 실시되지 않는 경우 도 9에 도시한 바와 같이 화소전극(64)상에는 정극성의 전하가 계속 인가된다. 도 9의 전술한 구조에서, 전압을 소위형 소자(51)를 파괴될 만한 고정값까지 증가될 수 있다. 이와 대조적으로, 더블 게이트 구조를 채용하는 도 9에 도시한 구조에 따르면, 화소전극과 소위형 소자(51)의 전압을 증가하면, 상기 게이트 투명 도전막(64a)이 상기 더블 게이트 구조의 하부에서 작용하게되며, 소위형 소자(51)가 약한 도통 상태로 되어, 과도한 전하를 소스 신호선으로 방출한다.

도 7에 도시한 바와 같은 배선 구조와 같은 증폭기술의 과도한 전하 보호 구조에서는, 상부 게이트(72)의 반도체층(73)과 투명 전극의 액티브 매트릭스로 사용되는 광학 실리콘이나 산화실리콘이 파괴된다. 광학 실리콘이나 산화실리콘은 프로세스상의 정역이나 셀라 시간의 제약으로 인하여 유전율이 높기 때문에, 막두께를 스퍼트 도포법에 의해 형성되는 수지로부터 막의 두께와 동일한 막 두께의 얇은 실리콘 또는 산화실리콘을 퇴적할 수 있다. 따라서, 비교적 낮은 화소 전극에서도 전하가 방출되는 구조를 초래하게 된다. 따라서 다음의 전하를 저장할 수 없고 S/N 비를 저하시킨다. 전하의 저장량 측면에서 볼 때, 도 9의 상술한 구조는 도 7의 구조에 비하여 유리하다. 상기 설명으로부터 보았듯이, 솔라셀 막(63)은 낮은 유전율과 두꺼운 막두께를 갖는 것이 바람직하다. 그러나, 솔라셀 막(63)을 채용하면, 더블 게이트의 상부 게이트에 의해 소위형 소자(51)의 도전성이 너무 낮게되어버리는 문제가 생긴다. 즉, 솔라셀 막(63)의 성장에 따라서 상기 화소전극(64)과 소스 신호선간의 용량증가에 대하여는 효과적일 수 있지만, 더블 게이트 구조의 이점인 전하의 방출에 대한 효과가 충분하지 않은 문제가 있다.

변형률(66)으로부터 상기 전하량과 화소용량의 크기에 따라서, 화소전극(64)에 저장되는 전하량이 아주 작은 경우가 있다. 그러나, 이 경우에는 전압이 일제 고정값 이상으로 증가되기 전에 상부 게이트에 의해 전하가 방출되기 시작하더라도 문제가 되지 않을 것이다. 이미지 센서와 같이 작은 전하를 취급하는 경우는 소위형 소자(51)의 화소간의 불균일이 심각한 문제를 초래하기 때문에 전하가 일제 전하보다 약간 높은 전압에서 방출되는 구조를 채용하는 것이 바람직하다.

즉, 수직 불균 정도와 화소 동작에서의 셀라 및 게이트 전압이 높은 게이트에 높은 전압이 일단 한 번이라도 상기 소위형 소자(51)에 인가되면, 게이트 절연막(57)에 트랩 전하가 형성되거나 전하 포획에 의해 특성 이상은 생긴다. 또한, 비교적 낮은 전압에서도 상기 특성 이상을 생길 수 있다. 예를대 어떤 이유로 인하여 신호 전압이 화소에서 유지되면서 동작 중에도 스캐닝이 중단되는 경우, 낮은 전압에서 장시간에 걸쳐 전압이 인가되더라도 상기와 같은 특성 이상은 생긴다. 특히 아주 미세한 신호를 상술한 경우는 이미지 센서 같은 계에서는 정상치에서 벗어난 특성 이상은 수직 신호의 전하량의 불균일을 초래한다. 따라서, 상기 특성 이상의 발생을 방지해야 한다.

그러나, 상기 도 9의 구조에서는, 충분한 고정값에 따른 소위형 소자(51)가 도통할 수 있고, 일제 전압 보다 약간 높은 전압에서는 전하가 방출될 수 있다.

상기와 같은 측면에서, 화소전극과 신호선 간의 용량증가를 억제하면서 더블 게이트 구조에 의한 전하를 효과적으로 방출할 수 있는 이미지 센서에 이하의 본 발명에 따른 제1 실시예에서 상세히 설명한다.

(제1 실시예)

본 발명의 제1 실시예는 도 1 및 도 2를 참조하여 설명한다.

도 1은 본 발명의 일 실시예에 따른 이미지 센서의 평면도이다. 도 2는 도 1의 화소셀 B-4선을 따른 부속의 단면도이다. 본 실시예의 이미지 센서는 투명 절연기판(5), 그위에 형성된 주사선(3) 및 소위형 소자(1)의 게이트 전극(6) 및 보호층을 포함한다. 다음에, 게이트 절연막(7), 반도체층(8),

소스 전극 및 드레인 전극으로 패턴닝될 n<sup>+</sup>-Si 층(9)이 각각 적층된다. 이어, 상기 적층 구조는 패턴닝된다. 소스 산화층(4)을 형성하는 금속층(10) 및 투명 도전막(11)을 적층하고 상층한 적층 구조를 패턴닝시킨다.

상술한 바와 같이 배선이나 패딩이 2층 구조의 것은 층에 저장된 면지 입자에 의한 단선과 굴부 및 균열을 억제하고 상층 금속막을 패턴닝할 때 배머시음이 손상을 입지않도록 하기 위한 것이다.

다음에, 유전체층(22)을 성막하고, 콘택트 홀(15)에 상층하는 부분을 예칭에 약해서 제거한다. 계속해서, 감광성 마크밀 투명수지를 소지 도포법에 의해서 도포하여 충전층(22)을 성막한다. 이 후지는 예칭된 도자이트방의 감광성 수지를 사용하지 않는다. 이 수지의 충전층은 300과 두께는 2 μm이다. 이어, 수지를 소지(1)상의 면지 입자와 혼합하여, 충전층(22)을 도포하여, 충전층의 표면 균열과 같이 현상처를 형성한다. 충전층(22)은 상층한 바와 같이, 충전층(22)을 형성한 후, 전극(14)으로 패턴닝된 투명 도전층을 형성하고, 예칭에 약해서 패턴닝한다. 여기서, 화소전극(14)은 유전체층(22) 및 충전층(22)을 관통하는 콘택트 홀(15)을 통하여 수직 소자(1)의 드레인 전극과 접속된다.

본 실시예의 이미지 센서의 중요한 특징은 수직 소자(1)상의 영역에 유전체층(22)을 통하여 화소전극(14)으로부터 연신된 투명 도전막(14a)이 배치되어 있는 점이다. 상기 유전체층(22)은 종래의 액티브 매트릭스 기판에서 도 수직 소자의 신뢰성을 향상시킬 목적으로 보호막으로 채용된 것이다. 상기 유전체층(22)으로서 는 질화 실리콘이나 산화 실리콘이 흔히 사용된다. 유전체층(22)은 수직 소자 두께로 형성된다. 수직 소자(1)상의 영역에서, 충전층(22)은 도랑 및 현상에 의해 제거되며, 상기 화소전극(14)으로부터 연신된 투명 도전막(14a)은 상기 보호막(22)과 접속하고 있다.

본 실시예의 이미지 센서에서 화소전극(14)의 하부에 무기막인 유전체층(22)과 유기막인 충전층(22)의(13)의 2층 구조가 형성되고 수직 소자(1)상의 영역에서연은 충전층(22)이 제거되어 있다.

상술한 액티브 매트릭스 기판의 상부 영역에 예칭된 전공점층에 의해서 선폰으로 제된 변 환층(16)을 형성한다. 상기 변환층(16)의에는 전압을 인가하기 위한 전극으로 패턴닝된 금속(17)이 소지되어 이미지 센서의 기판을 형성한다. 본 실시예에서, 상기 변환층(16)에는, 전압(18)에 의해서 변화되어 스 응답이 증가된다.

상술한 액티브 매트릭스 기판에 따르면, 주사선(3), 산화층(4) 및 화소전극(14) 사이에는 충전층(22)이 형성되어 있기 때문에, 상기 산화층(4)에 대하여 화소전극(14)을 중첩시킬 수 있다. 이러한 특수한 구조에 의해서, 개구율이 향상되고, 그와 동시에 산화층(4) 및 주사선(3)에 가해지는 전계를 차단하는 것에 의한 변형(16)의 동작 방향을 억제하는 효과를 얻을 수 있다. 또한, 화소전극(14)이 소지 산화층(4)과 균형을 이루기 때문에, 상기 구조에서도 충전층(22)의 막두께가 충분히 두껍고 유전층도 낮기 때문에, 용량 증가와 S/N 비의 악화를 막을 수 있다.

수직 소자(1) 상부 영역에는 유전체층(22)을 통하여 화소전극(14)으로부터 연신된 투명 도전막(14a)이 형성되어 있다. 이 때문에, 상기 투명 도전막(14a)은 상기 다층 게이트의 상부 게이트로서 작용하며, 일계 전위 보다 약간 높은 전위에서 수직 소자(1)가 도통 상태로 되어, 과장 전하를 소스 산화층(4)으로 방출한다.

상기 구조에서, 일계 전위 보다 약간 높은 전위에서 전하가 방출되며, 인가 전위가 낮을 경우, 전압이 수직 소자(1)에 인가되고, 또 높은 전압이 가해질 경우에는, 수직 소자(1)는 강하게 도통 상태로 되어, 아주 작은 시정수로 방출할 수 있다. 즉, 상기 수 두께의 충전층(22)에 대조적으로, 상기 수백 μ 두께의 유전체층(22)은 화소전극이 게이트 전극(6)과 더불어 게이트의 하부 게이트를 구성하는 게이트 절연막(7)에 가깝기 때문에 상기 조건에 더 적합하고 상술한 화소선의 특성 불균일 문제를 더욱 효과적으로 방지할 수 있다.

상기 유전체층(22)은 CVD(Chemical Vapor Deposition)법 등의 증착법에 의해 형성되어 있고, 이것 때문에 소지 도포법에 의해 형성되는 충전층(22)(63) (도 8 참조) 보다도 막두께를 제어하기 쉽다. 또한, 유전체층(22)은 질화 실리콘이나 산화 실리콘 등으로 이루어지기 때문에, 유기막과는 달리 대단히 안정한 성질을 가진다. 따라서, 광학 선에서 움직이는 중에 전계에 의한 충전 절연막의 특성 변화도 일어나지 않는다. 상술한 이러한 특성 사용중의 상부 게이트에 의한 수직 소자의 효과의 분화에 의한 누설 전류의 증가나 화소와 고전압으로부터의 보호층상의 열화를 막는 데에 있어서 대단히 중요한 것이다.

본 실시예에서는 화소전극(14)에 절연체가 저장되는 경우 과잉전하가 저장될 때 수직 소자(1)가 정비되어 스 전압의 인가에 의해 도통되어 과잉전하를 방출하는 구성에 의해서 설명하였다. 그렇지만, 본 발명의 수직 소자(1)는 이것에 한정되지 않으며, 예컨대, 수직 소자(1)를 형성할 수 있다. 이 경우, 부 바이어스 전하의 인가에 의해 변환층(16)으로부터 방출된 전하는 화소전극(14)에 저장되고 과잉 전하가 화소전극(14)에 저장되면, 부 바이어스 전압이 수직 소자(1)에 인가되어 도통되게 된다. 부 바이어스 전압을 이용하는 상기 구성은 상기 변형한 실시예의 상기 구성으로부터 달성할 수 있는 효과와 동일한 효과를 제공하는 것은 말할 필요도 없다.

## (제2 실시예)

본 발명의 제2 실시예에 관해서는 도 3을 참조하여 설명한다. 설명의 편의상, 제1 실시예에서와 동일한 작용을 하는 부재는 동일한 참조번호를 붙이며 그 설명을 생략한다.

도 3은 본 발명의 제2 실시예에 따른 이미지 센서의 단면도이다. 본 실시예의 이미지 센서는 기본적으로 다음 구조를 포함하고는 도 1 및 도 2에서 설명한 제1 실시예의 이미지 센서와 동일한 구조를 가진다. 본 실시예의 이미지 센서에서는 수직 소자(1)상의 영역에 보호막(12)(유전체층) 뿐만아니라 충전층(22)을 통하여 화소전극(14)으로부터 연신된 투명 도전막(14a)이 배치되어 있다. 즉, 본 실시예의 이미지 센서는 수직 소자(1)의 채널 영역에서 보호막(12)상 충전층(22) 및 투명 도전막(14a)이 형성되어 있는 점에서 상기 제1 실시예의 이미지 센서와 다르다.

본 실시예의 상기 구조는 수직 소자(1)의 신뢰성을 향상시키고 저전압에서의 상부 게이트에 의

한 누설 전류를 방지하는 점에서 상기 도 9에 도시한 구성과 상기 도 1 및 도 2에 도시한 구성의 미장점을 동반하고 있다. 또한, 도 1 및 도 2에 도시한 구성에서는 액티브 매트릭스 기판중에 가장 유효하게 소위 스위칭 소자(1)의 손실과 유전체 손실(22)을 줄이는 면에서 액티브 매트릭스(16)에 한정하고 있어, 이 유전체 손실(22)만으로는 감량을 충분히 예상할 수 없는 경우도 있다. 그래서 본 실시예에서는 보호막(12)(유전체 손실)에 충전 절연막(13) 및 투명 도전막(14)을 형성하여, 평탄한 표면을 만든다. 이러한 구성에 의해, 거친 표면의 영향에 의해 결정화되기 쉬운 셀면으로 제3전 변환층(16)을 채워줄 때라도 안정한 표면을 갖기 막을 형성할 수 있다.

충전절연막(13)의 막두께는 보호막(12)과 함께 사용할 때 가장 알맞은 특성이 되도록 선택할 수 있다. 특히, 전체 장전 용량은 1) 고전압에 의한 스위칭 소자(1)의 파괴를 확실하게 방지할 수 있는 전류-전압 조건과 및 1) 정상 동작시 누설 전류를 방지할 수 있는 조건에 잘 균형될 수 있도록 결정하며, 부하-전압(12)(부하)의 막 두께와 변환층(16)에서 불량을 방지하는 충전절연막(13)(유기 막)의 막 두께는 상기 설명된 전체 장전 용량을 만족하도록 설정할 수 있다.

### (제3 실시예)

본 발명의 제3 실시예는 도 4 및 도 5를 참조하여 설명한다. 설명의 편의상, 상기 제1 및 제2 실시예에서 나타낸 것과 동일한 작용을 하는 부재(구조)는 동일한 참조번호를 붙이고, 그 설명을 생략한다.

도 4는 본 발명의 제3 실시예에 따른 이미지 센서의 단면도이다. 본 실시예의 이미지 센서는 도 3에 도시한 제2 실시예의 이미지 센서와는 이하의 구성에 있어서 다르다. 충전절연막(13)은 스위칭 소자(1)의 상부 영역에 형성된 충전절연막(13a)과 그 나머지 부분의 충전절연막(13b)으로 구성된다. 또한, 충전절연막(13)은 충전절연막(13a)과 충전절연막(13b)의 두께가 다르도록 구성되어 있다. 즉, 스위칭 소자(1)상의 충전절연막(13a)의 막 두께는 고전압에 의한 스위칭 소자의 파괴를 막고 정상 동작시 누설 전류가 상기지 않도록 설정된다. 한편, 나머지 부분의 충전절연막(13b)은 소스 신호선(4)과 주사선(5)의 교차 부에서의 단차를 완충하고, 화소전(14)과 소스 신호선(4) 사이의 통행 저항을 억제하도록 상기 충전절연막(13a) 보다는 두께가 얇아진다. 즉, 2 $\mu$ m 이다.

충전절연막(13)으로 감광층, 유기막을 채우는 것에 의해, 상기 구조는 이하의 제조 공정에서 의해 용이하게 실현될 수 있다. 특히, 액티브 매트릭스 기판을 제조하는 공지 방법인 일회 금속층(10) 및 투명 도전막(11)까지 형성한다. 이어, 유기체층(보호막)(12)을 형성하고 콘택트 홀(15)에 채우는 부분만을 보호막에 의해서 제거한다. 다음에, 감광성 마크를 투명 지지층 스텝 도포법에 의해서 막두께 2 $\mu$ m로 형성한다. 이어, 스위칭 소자(1)상을 위한 강도의 지지막으로 노광하거나, 정상 강도의 지지막으로 단시간 노광 한 후, 콘택트 홀(15)에 상응하는 부분을 충분히 노광시킨다. 상기 마크를 투명 지지층 포지티브한 감광성 수지이기 때문에, 노광된 부분은 통상의 사진 공정에 동일한 현상처리에 의해서 제거된다. 한편, 스위칭 소자(1)의 상부는 충분히 노광되지 않기 때문에 이 상층을 현상하여 의해서 현상하지는 제거하지 않고 잔류하며 이러한 스위칭 소자(1)상의 전류를 막기 위해 충전절연막(13a)으로 형성된다.

상술한 바와 같이, 이미지 센서의 액티브 매트릭스 기판은 제2 공정의 수를 증가하지 않고 노광만을 변경하는 것에 의해서 용이하게 형성할 수 있다. 특히, 액티브 매트릭스 충전절연막(13a) 및 (13b)을 형성한 후, 화소전(14)으로 되는 투명 도전층을 형성하고 해상에 의해서 패터닝 하는 것에 의해 이미지 센서의 액티브 매트릭스 부분을 완성한다. 상기 방법에 의해, a) 충전절연막(13a)의 완전한 제거되는 부분 b) 막 두께가 얇게 되어 있는 부분(13b)도 사진 공정에 의한 현상으로 얻을 수 있는 감광성 유기막의 특성에 필합한 표면을 가질 수 있어, 상술한 문제점을 방지할 수 있다.

도 4에 도시한 구조에 따르면, 스위칭 소자(1)와 화소전극(14) 사이에 보호막(12)(유전체 손실)과 충전절연막(13)이 2층 구조로 형성되어 있다. 그렇지만, 스위칭 소자(1)상의 충전절연막(13)의 막두께를 조정하는 구조에 의하면, 과잉인양 방출특성은 상기 충전절연막(13)의 막 두께를 조정하는 것에 의해서 제어할 수 있다. 따라서, 스위칭 소자(1)의 신뢰성이 확보될 수 있는 것임이, 유전체 손실(22)은 제거할 수 있다. 즉, 도 5에 도시한 바와 같이 유전체 손실(22)을 제거한 경우, 스위칭 소자(1)의 채널 영역에서의 반도체층(8)이 직접적으로 충전절연막(13a)과 접촉한다.

유기막이 채널부분과 접하는 경우, 유기막인 충전절연막(13a)으로부터 불순물이 채널 영역의 반도체층(8)으로 확산되거나 충전절연막(13a)과 반도체층(8) 간의 계면층에 트랩 준도에 의해 스위칭 소자(1)의 특성 이상이나 신뢰성 불량이 생길 우려가 있다. 이 경우, 도 4의 구조를 채용하여도, 스위칭 소자(1)의 소위 채널 특성은 특성상 신뢰성이 확보되는 경우, 도 5에 도시한 바와 같은 유전체 손실(22)이 없는 구조를 채용할 수 있다.

바라직한 상기 제1 내지 제3 실시예에서, 상기 실시예에서 센서에 대한 구조적인 액티브 매트릭스 기판은 항상 동일한 구조와 스위칭 소자의 서브셀을 이미지 센서에 결합하도록 조정하는 것에 의해 의해서 용이하게 얻고 일괄적 제조성이 이미지 센서 제조공정에 이용될 수 있기 때문에 추가의 설비를 필요로 하지 않고 일괄적 제조할 수 있다.

상술한 바와 같이, 본 발명의 이미지 센서는 복수의 화소전극 각각에 의해 입사전자파를 전하로 변환하여, 화소전극으로부터 상기 전하를 스위칭 소자를 통해 콘택트 소자 및 독출하여 이미지 신호를 출력하는 것으로서, 상기 화소전극으로부터 스위칭 소자의 상층으로 연속되도록 형성된 도전막; 및 각 화소전극 하층에 형성된 유기 막으로된 충전절연막과 도전막을 포함하며, 상기 충전절연막은 스위칭 소자 상부에 충전절연막의 나머지 부분보다 두께가 되도록 구조화되는 것을 특징으로 한다.

상기 구성에 의해, 액티브 매트릭스 기판에서 주사선, 신호선과 화소전극 사이에 충전절연막이 형성된다. 따라서, 상기 스위칭 소자에 화소전극을 중첩시킬 수 있다. 그 결과, 계구율을 향상시킬 수 있으며 신호선 및 주사선에 기인한 간섭을 제거하는 것에 의해 변환층의 동작 불량을 억제할 수 있다.

또한, 유전율이 낮은 유기막을 두껍게 형성하는 것이 용이하기 때문에, 화소전극과 소스 신호선 사이의 장전용량을 작게 억제할 수 있다. 그 결과, 상기 소스 신호선의 용량 증가에 의한 잡음의 증가를 방지할 수 있고 S/N 비를 향상시킬 수 있다. 또한 증류의 액정 표시장치의 제조 공정을 변경하는 일없이



이미지 센서의 액티브 매트릭스 기판을 제조할 수 있기 때문에 새로운 설계 투자 등을 필요하지 않는다.

또한 상기 스위칭 소자의 상부 영역에 상기 화소전극으로부터 도전막을 연속하고 있다. 따라서, 고정이나 신호 등을 프로그램의 불량 등으로 정상적인 복사가 실행되지 않는 경우 등, 해상도의 큰 편차가 화소전극에 저장된 광량으로, 소정 전기 전압 이상에서 상기 스위칭 소자가 더 상테로 되어 전하가 방출됨으로써 스위칭 소자가 파괴되는 것을 막을 수 있다.

또한 스위칭 소자와 도전막 사이에 유전층을 형성하는 것에 의해, 소정 일계 전압 이상에서 트랜지스터에 더 상테로 될 때, 상기 특성은 도전막과 스위칭 소자 사이에 형성된 유전층의 막두께와 유전율에 의해서 좌우되므로, 출광면적과 특성은 독립적으로 상기 특성을 설정할 수 있다. 즉, 앞말은 과잉전압을 사용하더라도, 상기 요점에 기반한 광증폭을 억제할 수 있어 안정한 조건하에서 막을 형성할 수 있고 또 한방으로 S/N 비를 향상시킬 수 있다.

또한, 본 발명의 상술한 이미지 센서는 상기 스위칭 소자의 상부 영역에서 상기 유전층과 도전막 사이에 상기 출광면적에 형성되도록 배치될 수 있다.

상기 구성에 의하면, 액티브 매트릭스 기판에 가장 요점이 상한 스위칭 소자의 상부 영역에 유전층을 뿐만 아니라, 유기막으로된 출광면적에 형성한다. 이 구성에 의해, 상기 유전층으로부터는 한 전계에 흡수할 수 없는 상기 요점을 충분히 흡수할 수 있다. 이 구성에서는, 상기 변압으로서 열전을 사용하더라도, 상기 요점에 기반한 광증폭을 억제할 수 있어 안정한 조건하에서 막을 형성할 수가 있다.

상기 구조의 이미지 센서에서, 상기 출광면적은 적어도 상기 스위칭 소자의 채널 영역에 상응하는 부분이 출광면적의 다른 부분에서 보다 더 쉽게 형성되도록 구조화된다.

상기 구성에 의하면, 과잉전압 방출특성은 화소전극으로부터 연신된 도전막과 스위칭 소자 사이의 부분에서의 출광면적의 막두께와 유전율에 의해서 좌우된다. 따라서, 화소전극과 소스 신호선 사이의 정전용량을 형성하는 부분에서의 출광면적은 독립적으로 상술한 특성을 설정할 수가 있다. 즉, 앞말은 과잉전압 방출특성을 유지하면서, S/N 비를 향상시킬 수 있다.

또한, 본 발명의 다른 이미지 센서는 복수의 각 화소전극에 의해, 입사전지파를 전하로 변환하여, 화소전극으로부터 상기 전하를 스위칭 소자를 통하여 전자 특성을 갖는 이미지 신호를 출력하는 이미지 센서에 있어서, 상기 화소전극으로부터 상기 스위칭 소자의 상부까지 연신되는 도전막과, 상기 각 화소전극의 하부에 형성된, 유기막으로 이루어진 출광면적을 포함하고, 상기 출광면적은 상기 스위칭 소자의 상부에 출광면적의 나머지 부분 보다 더 쉽게 형성되도록 구조화되는 것을 특징으로 한다.

상기 구성에 의하면, 과잉전압 방출특성은 화소전극으로부터 연신된 도전막과 스위칭 소자 사이의 부분의 출광면적의 막두께와 유전율에 의해서 좌우되므로, 상기 특성을 화소전극과 소스 신호선 사이의 정전용량을 형성하는 부분의 출광면적에 독립하여 설정할 수가 있다. 즉, 앞말은 과잉전압 방출특성을 유지하면서 S/N 비를 향상시킬 수 있다.

본 발명의 상기 이미지 센서는, 상기 출광면적이 감광성 유기막으로 이루어진 것을 특징으로 할 수 있다.

상기 구성에 의하면, 액티브 매트릭스 기판에 가장 요점이 상한 스위칭 소자의 상부 영역에 유전층을 뿐만 아니라, 유기막으로 이루어진 출광면적이 형성되어 있다. 이 구성에 따르면, 유전층에 의해서는 완전하게 흡수할 수 없는 거친 표면의 요점이 충분한 정도로 흡수될 수 있다. 이 구성에서는, 열전으로서 열전을 채용하더라도, 요점에 의한 광증폭을 억제할 수 있으므로 안정한 조건하에서 막을 형성할 수 있다.

본 발명의 이미지 센서의 제조방법은,

절연기판상에 복수의 스위칭 소자, 복수의 주사선 및 복수의 신호선을 형성하는 공정;

상기 복수의 스위칭 소자, 주사선 및 신호선의 상부 영역에 감광성 유기막으로 이루어진 출광면적막을 형성하는 공정;

생성한 감광성 유기막을 노광 및 현상시키는 공정;

상기 출광면적막에 화소전극을 형성하는 공정; 및

상기 화소전극상에 입사전지파를 전하로 변환하는 변환수단을 형성하는 공정을 포함하고,

상기 감광성 유기막에 대한 노광법은 상기 각 스위칭 소자의 상부 영역의 적어도 일부 및 감광성 유기막의 다른 부분에서의 노광량과 상이한 것을 특징으로 한다.

상기 구성에 의하면, 출광면적 보다 더 하층에 있는 배선의 패턴화에 의한 요점이 상기 출광면적 영역에 의해서 억제될 수 있어 상층의 입사 X-선을 전하로 변환하는 변환수단에서의 특성 불량을 방지할 수 있다. 또한, 감광성 수지를 채용하는 것에 의해, 출광면적의 패턴 에지에서도 평탄한 단면형상이 얻어지기 때문에, 변환수단에서의 특성 불량을 확실하게 방지할 수 있다. 또한, 소스 전극과 감지선으로 화소전극을 배치할 수가 있기 때문에, 화소전극이 차지하는 영역을 증가시킬 수 있고 또한, 소스에 의해 발생된 전하를 충분히 흡수할 수 있다. 상기 구성에 의하면, 고정이나 신호 등을 프로그램의 불량 등으로 인한 이상에서 실시되지 않는 경우 등, 해상도의 큰 편차가 화소전극에 저장되는 광량으로, 소정 일계 전압 이상에서 트랜지스터에 더 상테로 되어 과잉 전하를 방출하므로 스위칭 소자가 파괴되는 것을 방지할 수 있다. 또한, 적합한 과잉전압 방출특성을 유지하면서, 화소전극과 소스 신호선 사이의 정전용량을 크게 억제할 수 있으면서 S/N 비를 향상시킬 수 있다.

또한 스위칭 소자의 과잉전압 방출특성을 결정하는 부분의 출광면적과, 화소전극과 소스 신호선 사이의 정전용량을 결정하는 부분의 출광면적은 노광량만으로 소망하는 두께로 형성할 수 있으므로

물리적 값을 공정수 증가없이 지극히 용이하게 최적치로 제어할 수가 있다.

상기와 같은 변형은 본 발명의 정신과 범위를 벗어나지 않는 것이며 이러한 모든 변형은 첨부한 특허청구범위내에 포함되는 것임은 당업자에게 자명한 것이다.

#### 본 발명의 효과

본 발명에 따르면, 화소전극과 신호선 사이의 용량 증가를 억제하면서 더블 게이트 구조에 의해 전하를 효과적으로 방출할 수가 있는 이미지 센서 및 그 제조방법이 제공된다.

#### (57) 청구의 범위

##### 청구항 1

입사전자파를 전하로 변환하는 변환부와,  
상기 변환부에 의해서 생성된 전하를 저장하는 화소전극과,  
상기 화소전극으로부터의 전하의 독출을 제어하는 스위칭 소자와,  
상기 각 화소전극의 하부에 형성된, 유기막으로 이루어진 출간절연막과,  
상기 화소전극과 전기적으로 접속되어, 상기 화소전극으로부터 상기 스위칭 소자의 상층까지 연신되는 도전막과,  
상기 스위칭 소자와 도전막 사이에 형성된 유전체층을 포함하는 것을 특징으로 하는 이미지 센서,

##### 청구항 2

제1항에 있어서, 각 스위칭 소자 상부 영역에서 상기 도전막은 상기 출간절연막을 형성하지 않고 상기 유전체층과 접촉하는 것을 특징으로 하는 이미지 센서.

##### 청구항 3

제1항에 있어서, 상기 스위칭 소자가 더블 게이트 트랜지스터이고, 또  
상기 도전막은 상기 더블 게이트 트랜지스터의 한쪽의 게이트 전극으로 작용하는 것을 특징으로 하는 이미지 센서.

##### 청구항 4

제1항에 있어서,  
상기 스위칭 소자는 그 채널영역을 포함해서 상기 유전체층에 의해 피복되어 있고,  
상기 도전막은 화소전극으로부터 상기 스위칭 소자의 채널영역을 포함하는 상부 영역까지 연신되어 있고,  
각 스위칭 소자의 상부 영역에서 상기 도전막은 상기 출간절연막을 형성하지 않고 상기 유전체층과 접촉하는 것을 특징으로 하는 이미지 센서.

##### 청구항 5

제1항에 있어서, 상기 변환부가 셀렌으로 이루어지는 것을 특징으로 하는 이미지 센서.

##### 청구항 6

제1항에 있어서,  
상기 화소전극에 저장되는 전하는 정전하이고, 또  
상기 스위칭 소자는 정비이머스 전압의 인가에 의해 도통되는 것을 특징으로 하는 이미지 센서.

##### 청구항 7

제1항에 있어서,  
상기 화소전극에 저장되는 전하는 부정하이고, 또  
상기 스위칭 소자는 부 비이머스 전압의 인가에 의해 도통되는 것을 특징으로 하는 이미지 센서.

##### 청구항 8

제1항에 있어서,  
상기 스위칭 소자의 상부 영역에서, 상기 유전체층과 도전막 사이에 상기 출간절연막이 형성되는 것을 특징으로 하는 이미지 센서.

##### 청구항 9

제1항에 있어서,  
상기 출간절연막은 상기 스위칭 소자의 상부의 적어도 일부가 상기 출간절연막의 나머지 부분보

다도 일게 형성되는 것을 특징으로 하는 이미지 센서.

#### 청구항 10

제9항에 있어서,

상기 충전필연막은 상기 스위칭 소자의 적어도 채널영역에 해당하는 부분이 상기 충전필연막의 나머지 부분보다도 일게 형성되는 것을 특징으로 하는 이미지 센서.

#### 청구항 11

제9항에 있어서,

상기 충전필연막에 감광성 유기막으로 이루어지는 것을 특징으로 하는 이미지 센서.

#### 청구항 12

복수의 화소전극에 의해 입사전하를 전하로 변환하며, 화소전극으로부터 상기 전하를 스위칭 소자를 통하여 순차 출력하는 것에 의해 이미지 신호를 출력하는 이미지 센서에 있어서,  
상기 화소전극으로부터 상기 각 스위칭 소자의 상부까지 연속되도록 형성된 도전막과,

상기 각 화소전극 및 상기 도전막의 하층에 형성된 유기막으로 이루어진 충전필연막을 포함하고,  
상기 충전필연막은 상기 스위칭 소자의 상부가 충전필연막의 나머지 부분보다도 일게 형성되도록 구조화되는 것을 특징으로 하는 이미지 센서.

#### 청구항 13

제9항에 있어서,

상기 충전필연막은 상기 스위칭 소자의 적어도 채널영역에 해당하는 부분이 상기 충전필연막의 나머지 부분보다도 일게 형성되어 있는 것을 특징으로 하는 이미지 센서.

#### 청구항 14

제12항에 있어서,

상기 충전필연막은 감광성 유기막으로 이루어지는 것을 특징으로 하는 이미지 센서.

#### 청구항 15

제12항에 있어서, 상기 스위칭 소자의 채널 영역에 상기 충전필연막과 접촉하고 있는 것을 특징으로 하는 이미지 센서.

#### 청구항 16

제1항에 있어서, 상기 유전체층이 무기막인 것을 특징으로 하는 이미지 센서.

#### 청구항 17

제1항에 있어서,

상기 화소전극의 하부에는 무기막인 상기 유전체층과 유기막인 상기 충전필연막의 2층 구조가 형성되어 있고,

상기 스위칭 소자의 상부 영역에서는 상기 도전막이 상기 충전필연막을 협지하지 않고 상기 유전체층과 접촉하는 것을 특징으로 하는 이미지 센서.

#### 청구항 18

제1항에 있어서,

각 화소전극에 수집된 전하를 스위칭 소자를 통하여 전달하는 신호선을 포함하고,

상기 화소전극은 상기 충전필연막을 협지하는 신호선과 중첩되게 형성되는 것을 특징으로 하는 이미지 센서.

#### 청구항 19

제12항에 있어서,

각 화소전극에 수집된 전하를 스위칭 소자를 통하여 전달하는 신호선을 포함하고,

상기 화소전극은 상기 충전필연막을 협지하는 상기 신호선과 중첩되게 형성되는 것을 특징으로 하는 이미지 센서.

#### 청구항 20

절연기판상에 복수의 스위칭 소자, 복수의 주사선과 복수의 신호선을 형성하는 공정;

상기 복수의 스위칭 소자, 주사선과 신호선의 상부 영역에 감광성 유기막으로 이루어진 충전필연층을 형성하는 공정;

생성된 감광성 유기막을 노광 및 현상시키는 공정;

상기 출간결연막상에 화소전극을 형성하는 공정; 및

상기 화소전극상에 입사전자파를 전하로 변환하는 변환수단을 형성하는 공정을 포함하며,

상기 감광성 유기막에 대한 노광량은 상기 소위형 소자상의 영역의 적어도 일부와 상기 감광성 유기막의 나머지 부분 사이에 실시하는 노광량과 서로 다른 것을 특징으로 하는 이미지 센서의 제조방법.

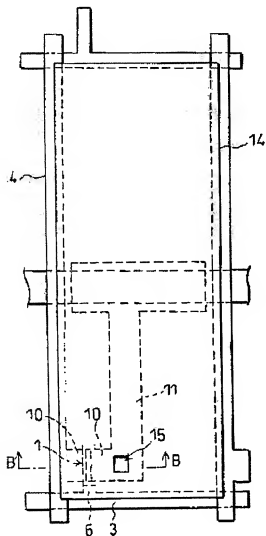
# 형구방 21

제20항에 있어서,

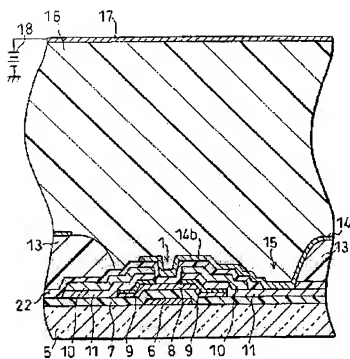
상기 출간결연막상의 상기 소위형 소자의 상부가 상기 출간결연막의 나머지 부분보다 얇게 되도록 상기 감광성 유기막의 노광량을 조정하는 것을 특징으로 하는 이미지 센서의 제조방법.

도면

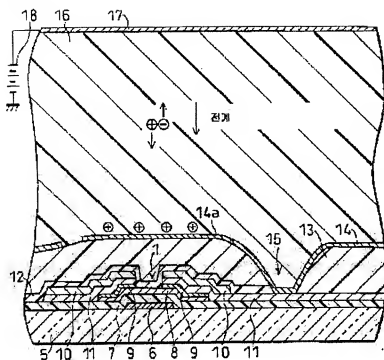
도면1

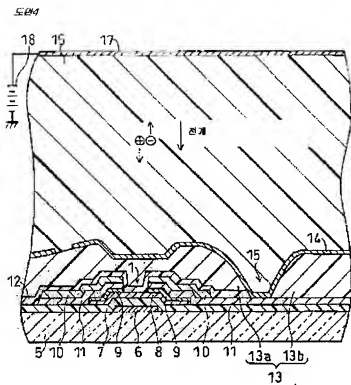


도면2

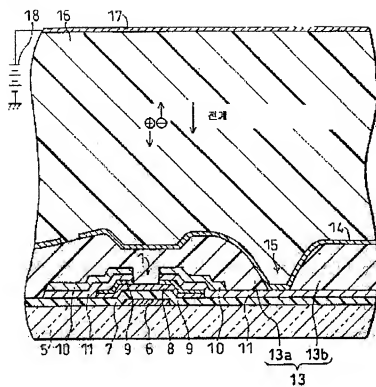


도 13



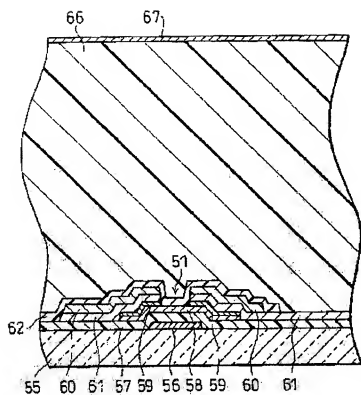


도 15





5000



527

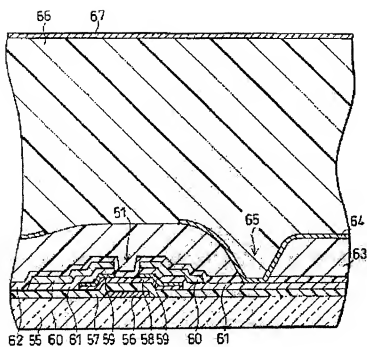
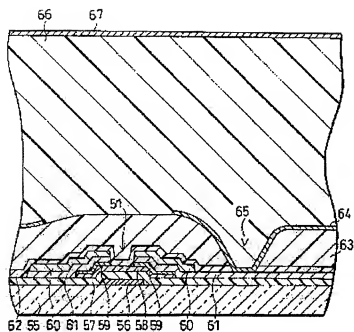


Fig. 18



도 19

